

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-373810
 (43)Date of publication of application : 26.12.2002

(51)Int.CI. H01F 17/00
 H01F 37/00

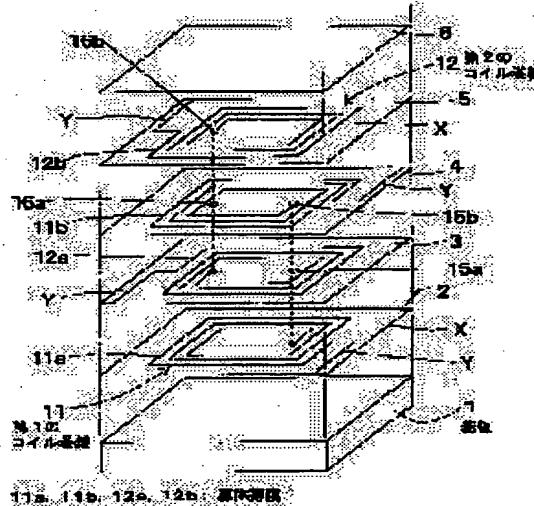
(21)Application number : 2001-179959 (71)Applicant : TDK CORP
 (22)Date of filing : 14.06.2001 (72)Inventor : ITO TOMOKAZU
 TERADA YUJI

(54) CHIP TYPE COMMON MODE CHOKE COIL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a chip type common choke coil capable of increasing the number of turns of coil windings easily forming a pair, producing high impedance, and producing high magnetic coupling between the coil windings.

SOLUTION: In coil windings 11, 12 forming a pair in a structure, insulating layers 2, 3, 4, 5, 6 and spiral conductive thin films 11a, 12a, 11b, 12b are stacked in the direction of thickness on the principal surface of an insulating substrate 1. The coil winding 11 is formed by connecting in series the two layers of the spiral conductive thin films 11a, 11b, and the coil winding 12 is formed by connecting in series the two layers of the spiral conductive thin films 12a, 12b. Ends of the two layers of the spiral conductive thin films are connected to each other, and the other ends thereof are connected to external electrodes, respectively. The one layer 12a of the two spiral conductive thin films constructing one coil winding 12 is interposed between the two spiral conductive thin films 11a, 11b constructing the other coil winding 11.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-373810

(P2002-373810A)

(43)公開日 平成14年12月26日 (2002. 12. 26)

(51)Int.Cl.

H 01 F 17/00
37/00

識別記号

F I

H 01 F 17/00
37/00

マーク* (参考)

D 5 E 0 7 0
D
N

審査請求 未請求 請求項の数 5 OL (全 6 頁)

(21)出願番号

特願2001-179959(P2001-179959)

(22)出願日

平成13年6月14日 (2001. 6. 14)

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72)発明者 伊藤 知一

東京都中央区日本橋一丁目13番1号ティーディーケイ株式会社内

(72)発明者 寺田 祐二

東京都中央区日本橋一丁目13番1号ティーディーケイ株式会社内

(74)代理人 100079290

弁理士 村井 隆

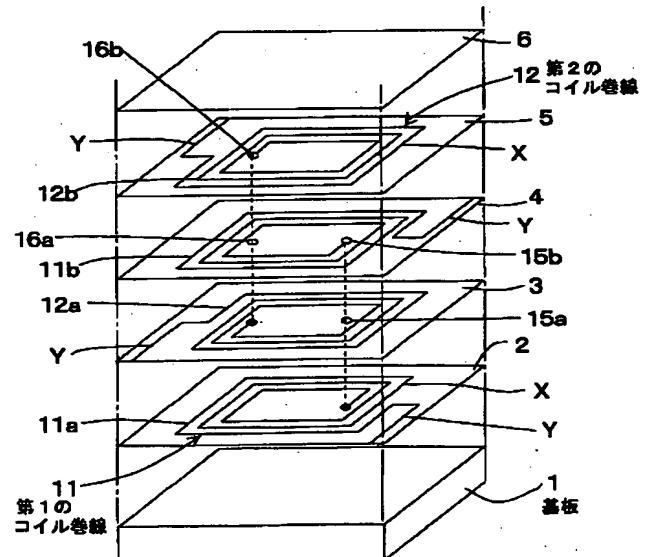
F ターム (参考) 5E070 AA01 AB04 AB07 CB04 CB13
CB17

(54)【発明の名称】チップ型コモンモードチョークコイル

(57)【要約】

【課題】容易に対成すコイル巻線の巻数増加ができる、高いインピーダンスを得ることを可能とし、コイル巻線同士で高い磁気結合を得ることが可能なチップ型コモンモードチョークコイルを提供する。

【解決手段】絶縁基板1の主面上に、絶縁層2、3、4、5、6及び螺旋状導体薄膜11a、12a、11b、12bを厚み方向に積み重ねた構造で対成すコイル巻線11、12を形成し、コイル巻線11は2層の螺旋状導体薄膜11a、11bの直列接続、コイル巻線12は2層の螺旋状導体薄膜12a、12bの直列接続からなり、前記2層の螺旋状導体薄膜の一端同士が接続され、他端が外部電極にそれぞれ接続されるとともに、一方のコイル巻線11を構成する2層の螺旋状導体薄膜11a、11bの層間に他方のコイル巻線12を構成する2層の螺旋状導体薄膜のうちの一層12aが介在している。



11a, 11b, 12a, 12b: 导体薄膜

(2)

【特許請求の範囲】

【請求項 1】 絶縁基板の主面上に、絶縁層及び螺旋状導体薄膜を厚み方向に積み重ねた構造で対を成すコイル巻線を形成し、各コイル巻線は 2 層の螺旋状導体薄膜の直列接続からなり、前記 2 層の螺旋状導体薄膜の一端同士が接続され、他端が外部電極にそれぞれ接続されるとともに、一方のコイル巻線を構成する 2 層の螺旋状導体薄膜の層間に他方のコイル巻線を構成する 2 層の螺旋状導体薄膜のうちの一層が介在していることを特徴とするチップ型コモンモードチョークコイル。

【請求項 2】 前記絶縁基板が磁性基板であり、さらに上側に磁性材を配して前記対をなすコイル巻線を前記磁性基板と磁性材で挟み込んだ請求項 1 記載のチップ型コモンモードチョークコイル。

【請求項 3】 前記絶縁基板が磁性基板であり、各螺旋状導体薄膜の中央部及び周辺部となる位置の前記絶縁層に開口を形成し、該開口にも磁性材が設けられて閉磁路構造となっている請求項 2 記載のチップ型コモンモードチョークコイル。

【請求項 4】 各螺旋状導体薄膜が、螺旋状周回部と外部電極取出部とからなり、前記周辺部の開口が前記外部電極取出部より内側に位置する請求項 3 記載のチップ型コモンモードチョークコイル。

【請求項 5】 前記磁性材が各螺旋状導体薄膜の外部電極取出部以外の螺旋状周回部を含む領域上に配されている請求項 4 記載のチップ型コモンモードチョークコイル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、各種電子機器に侵入するノイズ対策に用いられる電子部品に係り、とくにチップ型コモンモードチョークコイルに関するものである。

【0002】

【従来の技術】 従来、薄膜形成工法を使用したこの種の電子部品として、特開平 8-203737 号公報に示されたコイル部品が知られている。このコイル部品は図 8 及び図 9 に示すように、磁性基板 40 上に、絶縁層 4 1、引出電極 53, 54、絶縁層 42、第 1 コイル導体 51、絶縁層 43、第 2 コイル導体 52、絶縁層 44 を順に配し、その上面より磁性基板 45 で挟み込んだ構造である。また、図 9 のように外部電極 55 は磁性基板 40, 45 の側面に形成されている。なお、スルーホール 56 は第 1 コイル導体 51 と引出電極 53 とを接続して第 1 のコイル巻線を構成するもので、スルーホール 57 a, 57 b は第 2 コイル導体 52 と引出電極 54 とを接続して第 2 のコイル巻線を構成するものである。

【0003】

【発明が解決しようとする課題】 ところで、上記図 8 及び図 9 の構造では高いインピーダンス値が必要な場合

や、チップの小型化対応のためには、コイル巻線を構成するコイル導体や引出電極の導体幅を細くする必要があり、作り込み上の歩留り低下や磁気的結合等の特性低下が問題となる。

【0004】 また、2 個のコイル巻線で形状の異なる引出電極部及びコイル導体の外部電極接続部が全導体に対し占める比率が大きく、重ね合わせた各コイル巻線のインピーダンスの差が大きくなり、ノーマルモード特性にノイズ発生等の悪影響を与える。

【0005】 本発明の第 1 の目的は、上記の点に鑑み、引出電極パターン部を形成せず薄膜形成工法による螺旋状導体薄膜の 2 層で対をなすコイル巻線をそれぞれ構成することで、容易に各コイル巻線の巻数増加ができ、高いインピーダンスを得ることを可能とし、対を成すコイル巻線同士で高い磁気結合を得ることが可能なチップ型コモンモードチョークコイルを提供することにある。

【0006】 本発明の第 2 の目的は、対をなすコイル巻線のインピーダンスの増大を図るとともに、対を成すコイル巻線によるインダクタンスの差を小さくすることが可能なチップ型コモンモードチョークコイルを提供することにある。

【0007】 本発明のその他の目的や新規な特徴は後述の実施の形態において明らかにする。

【0008】

【課題を解決するための手段】 上記目的を達成するため、本発明に係るチップ型コモンモードチョークコイルは、絶縁基板の主面上に、絶縁層及び螺旋状導体薄膜を厚み方向に積み重ねた構造で対を成すコイル巻線を形成し、各コイル巻線は 2 層の螺旋状導体薄膜の直列接続からなり、前記 2 層の螺旋状導体薄膜の一端同士が接続され、他端が外部電極にそれぞれ接続されるとともに、一方のコイル巻線を構成する 2 層の螺旋状導体薄膜の層間に他方のコイル巻線を構成する 2 層の螺旋状導体薄膜のうちの一層が介在していることを特徴としている。

【0009】 前記チップ型コモンモードチョークコイルにおいて、前記絶縁基板が磁性基板であり、さらに上側に磁性材を配して前記対をなすコイル巻線を前記磁性基板と磁性材で挟み込んだ構成としてもよい。

【0010】 また、前記絶縁基板が磁性基板であり、各螺旋状導体薄膜の中央部及び周辺部となる位置の前記絶縁層に開口を形成し、該開口にも磁性材を設けて閉磁路構造としてもよい。

【0011】 さらに、各螺旋状導体薄膜が、螺旋状周回部と外部電極取出部とからなり、前記周辺部の開口が前記外部電極取出部より内側に位置する構成であるといい。

【0012】 前記磁性材が各螺旋状導体薄膜の外部電極取出部以外の螺旋状周回部を含む領域上に配されているといい。

【0013】

(3)

3

【発明の実施の形態】以下、本発明に係るチップ型コモンモードチョークコイルの実施の形態を図面に従って説明する。

【0014】図1及び図2は本発明に係るチップ型コモンモードチョークコイルの第1の実施の形態を示す。実際の作製時は複数個のチップ型コモンモードチョークコイルを同時に基板上で作製するが、本実施の形態では1素子分で説明する。

【0015】図1及び図2に示すように、チップ型コモンモードチョークコイルは、絶縁基板1の主面上に、絶縁層と導体薄膜の積層構造で1対のコイル巻線11, 12を形成したものであり、絶縁層2、第1のコイル巻線11の下層コイル導体としての螺旋状導体薄膜11a、絶縁層3、第2のコイル巻線12の下層コイル導体としての螺旋状導体薄膜12a、絶縁層4、第1のコイル巻線11の上層コイル導体としての螺旋状導体薄膜11b、絶縁層5、第2のコイル巻線12の上層コイル導体としての螺旋状導体薄膜12b、及び絶縁層6を順次設けている。そして、第1のコイル巻線11は、その下層及び上層コイル導体としての螺旋状導体薄膜11a, 11bの直列接続で構成され、第2のコイル巻線12は、その下層及び上層コイル導体としての螺旋状導体薄膜12a, 12bの直列接続で構成され、さらに第1のコイル巻線11を構成する2層の螺旋状導体薄膜11a, 11bの層間に第2のコイル巻線12を構成する2層の螺旋状導体薄膜12a, 12bのうちの一層（つまり薄膜12a）が介在している。

【0016】また、図2のように、外部電極（端子電極）20を絶縁基板1の側面部（一部は基板1の下面及び絶縁層6の上面に延長している）に形成している。

【0017】各螺旋状導体薄膜11a, 11b, 12a, 12bは絶縁基板1の側面部に設けられる外部電極20に接続するための引出端部である外部電極取出部Y以外は螺旋状周回部Xとなっており、大部分が螺旋状周回部で形成されている。

【0018】前記絶縁層2, 3, 4, 5上に設ける螺旋状導体薄膜11a, 12a, 11b, 12bは薄膜形成工法で形成され、下層及び上層の螺旋状導体薄膜11a, 11bは絶縁層3, 4のスルーホール15a, 15bを介し一端同士が接続され、他端が前記絶縁基板側面部の外部電極20にそれぞれ接続されている。同様に、下層及び上層の螺旋状導体薄膜12a, 12bは絶縁層4, 5のスルーホール16a, 16bを介し一端同士が接続され、他端が前記絶縁基板側面部の外部電極20にそれぞれ接続されている。

【0019】前記絶縁基板1は好ましくは低誘電率のセラミック、樹脂等であり、絶縁層2, 3, 4, 5, 6はポリイミド樹脂、エポキシ樹脂等の絶縁性に優れ、加工性の良い材料であり、各螺旋状導体薄膜の材料はCu, Ag, Al等の優れた電気伝導度を有する金属が採用さ

4

れる。

【0020】次に本実施の形態に係るチップ型コモンモードチョークコイルの製造手順を図1を参照し説明する。

【0021】絶縁基板1上に絶縁層2を形成する。形成方法としては、スピンドル法、ディップ法、スプレ法、印刷法等が採用される。

【0022】それから、絶縁層2上に導体薄膜を成膜し、フォトリソグラフィー法により螺旋状導体薄膜11aのパターンを形成する。成膜工法はスパッタ、蒸着、めっき等の薄膜形成工法が採用される。フォトリソグラフィー工法では感光性のレジストを使用し露光現像後、不要金属部分をエッチングし、その後で前記レジストを剥離する。

【0023】次に、絶縁層3を形成する。形成工法は絶縁層2と同様であるが、螺旋状導体薄膜11aと11bとの接続の為、フォトリソグラフィー工法を使用しスルーホール15aを現像により形成する。

【0024】次に、螺旋状導体薄膜12aの成膜、パターンニングを行う。工法は螺旋状導体薄膜11aと同様である。

【0025】その後、絶縁層4を絶縁層3と同様工法で形成する。ここではフォトリソグラフィー工法の現像によりスルーホール15b, 16aを形成する。スルーホール15bは螺旋状導体薄膜11aと11bとの接続の為、スルーホール16aは螺旋状導体薄膜12aと12bとの接続の為のものである。

【0026】次に、螺旋状導体薄膜11bの成膜、パターンニングを行う。工法は螺旋状導体薄膜11aと同様であり、これにより螺旋状導体薄膜11a, 11bがスルーホール15a, 15bを通して直列接続された第1のコイル巻線11が得られる。

【0027】その後、絶縁層5を絶縁層4と同様工法で形成する。ここではフォトリソグラフィー工法の現像によりスルーホール16bを形成する。スルーホール16bは螺旋状導体薄膜12aと12bとの接続の為のものである。

【0028】次に、螺旋状導体薄膜12bの成膜、パターンニングを行う。工法は螺旋状導体薄膜12aと同様であり、これにより螺旋状導体薄膜12a, 12bがスルーホール16a, 16bを通して直列接続された第2のコイル巻線12が得られる。

【0029】その後、絶縁層6を同様工法で全面に形成する。

【0030】上記説明は1個の素子での説明であるが、実際は複数個の素子が同時に基板上で作製される。この基板上で作製されたものを1素子形状に切断後、1素子分の絶縁基板1の側面部に外部電極20を形成しチップ型コモンモードチョークコイルが完成する。

【0031】この第1の実施の形態によれば、次の通り

(4)

5

の効果を得ることができる。

【0032】(1) 対をなすコイル巻線11, 12は、殆ど全て螺旋状に周回する螺旋状導体薄膜の2層でそれぞれ形成するため、容易に各コイル巻線の巻き数増加ができる、高いインピーダンスを得ることが可能となる。また、各導体幅を広くすることが可能となり高い磁気結合を得ることができる。

【0033】(2) 一方のコイル巻線11を構成する2層の螺旋状導体薄膜11a, 11bの層間に他方のコイル巻線12を構成する2層の螺旋状導体薄膜12a, 12bのうちの一層が介在しており、これによつても対をなすコイル巻線同士間で高い磁気結合を得ることができる。

【0034】(3) 各螺旋状導体薄膜は殆ど全部が螺旋状周回部となつており、2つのコイル巻線によるインピーダンスの差を少なくすることが容易である。

【0035】図3は本発明の第2の実施の形態であつて、対をなすコイル巻線11, 12の各螺旋状導体薄膜のパターンを変更した例を示し、第1のコイル巻線11は、その下層及び上層コイル導体としての螺旋状導体薄膜11c, 11dの直列接続で構成され、第2のコイル巻線12は、その下層及び上層コイル導体としての螺旋状導体薄膜12c, 12dの直列接続で構成されている。

【0036】なお、その他の構成は前述した第1の実施の形態と同様であり、同一又は相当部分に同一符号を付して説明を省略する。

【0037】図4は本発明の第3の実施の形態を示す。この場合、絶縁基板としてフェライト、複合フェライト等の磁性基板21を用い、さらに最上層の絶縁層6の上側に同様材質の磁性材(磁性基板でもよい)22を配置、固着し、第1及び第2のコイル巻線11, 12を磁性基板21と磁性材22とで挟み込んでいる。

【0038】なお、その他の構成は前述した第1の実施の形態と同様であり、同一又は相当部分に同一符号を付して説明を省略する。

【0039】この第3の実施の形態によれば、第1及び第2のコイル巻線11, 12を磁性基板21と磁性材22とで挟み込んだことで、各コイル巻線によるインピーダンスの増大を図ることができる。

【0040】図5は本発明の第4の実施の形態であつて、下側の磁性基板21に上側の磁性材22の一部が接合して図6のように閉磁路構造となつている場合を示す。この場合、製造手順は第3の実施の形態と同様であるが、異なる点は絶縁層2, 3, 4, 5, 6のパターン形状である。第3の実施の形態での各絶縁層形成領域に絶縁層開口部2a, 3a, 4a, 5a, 6aが互いに重なるように現像により形成され、上側の磁性材22を層状に形成したときに、絶縁層開口部2a, 3a, 4a, 5a, 6a内に磁性材22が入り込んで下側の磁性基板

6

1に接合して閉磁路構造が形成される。ここで、対をなしたコイル巻線11, 12(それぞれ2層の螺旋状導体薄膜の直列接続)のうち、各螺旋状導体薄膜11a, 11b, 12a, 12bの螺旋状周回部Xの中心部及び当該螺旋状周回部Xの外周部で外部電極取出部Yよりも内側位置に前記開口部2a, 3a, 4a, 5a, 6aが位置しているから、結局、各コイル巻線11, 12の巻き方向が揃つた部分を囲むように閉磁路が構成される。

【0041】なお、上側の磁性材22として磁性基板を用いる場合、各絶縁層2乃至6の中央部及び外部電極取出部Yより内側の絶縁層開口部2a, 3a, 4a, 5a, 6aに磁性材を埋め込み上面より磁性基板を貼り付けた構造としてもよい。

【0042】この第4の実施の形態によれば、対をなしたコイル巻線11, 12(螺旋状導体薄膜の直列接続)のうち、巻き方向の揃つた螺旋状周回部Xを囲むように閉磁路が構成されるため、いっそ各コイル巻線によるインピーダンスを増加させることができる。

【0043】図7は本発明の第5の実施の形態であつて、下側の磁性基板21に上側の磁性材23の一部が接合して閉磁路構造となつており、さらに磁性材23の形状、配置を工夫した構成を示す。この場合、磁性基板21、各コイル巻線11, 12、絶縁層2乃至6等は第4の実施の形態と同様であるが、磁性材23の幅が磁性基板21よりも狭くなつており、磁性材23が各螺旋状導体薄膜11a, 11b, 12a, 12bの巻き方向の揃つた螺旋状周回部Xを覆い、外部電極取出部Yは覆わないよう選択的に配置され、前記螺旋状周回部Xを囲むように閉磁路を構成している。

【0044】この第5の実施の形態によれば、対をなしたコイル巻線11, 12(螺旋状導体薄膜の直列接続)のうち、巻き方向の揃つた螺旋状周回部Xを囲むように閉磁路が構成され、それら螺旋状周回部Xの領域については上下に磁性材が存在する閉磁路構造で、高いインピーダンスが得られるが、インピーダンスの差が発生しやすい外部電極取出部Yを含む部分は下面のみに磁性材が存在することになってインピーダンスが低く、コモンモードチョークコイルの2個のコイル部のインピーダンスの差が小さくなる。

【0045】以上本発明の実施の形態について説明してきたが、本発明はこれに限定されることなく請求項の記載の範囲内において各種の変形、変更が可能なことは当業者には自明であり、例えば、螺旋状導体薄膜パターンを変更したり、磁性材形状を変更してもよく、また2対以上のコイル巻線を基板上に形成する構造にも本発明は適用可能である。

【0046】

【発明の効果】以上説明したように、本発明によれば、薄膜形成工法にて対をなすコイル巻線を螺旋状に周回した螺旋状導体薄膜で形成することにより、小型化及び高

(5)

いインピーダンスに対応でき、しかもインピーダンスを均一にすることが可能で、ノーマルモード特性にノイズを与えない磁気結合の優れた小型のチップ型コモンモードチョークコイルを実現できる。

【図面の簡単な説明】

【図1】本発明に係るチップ型コモンモードチョークコイルの第1の実施の形態を示す分解斜視図である。

【図2】同斜視図である。

【図3】本発明の第2の実施の形態を示す分解斜視図である。

【図4】本発明の第3の実施の形態を示す分解斜視図である。

【図5】本発明の第4の実施の形態を示す分解斜視図である。

【図6】第4の実施の形態の閉磁路構造を示す側断面図

7

である。

【図7】本発明の第5の実施の形態を示す分解斜視図である。

【図8】従来技術の分解斜視図である。

【図9】同斜視図である。

【符号の説明】

1 絶縁基板

2, 3, 4, 5, 6 絶縁層

2a, 3a, 4a, 5a, 6a 開口部

11, 12 コイル巻線

11a, 11b, 12a, 12b 螺旋状導体薄膜

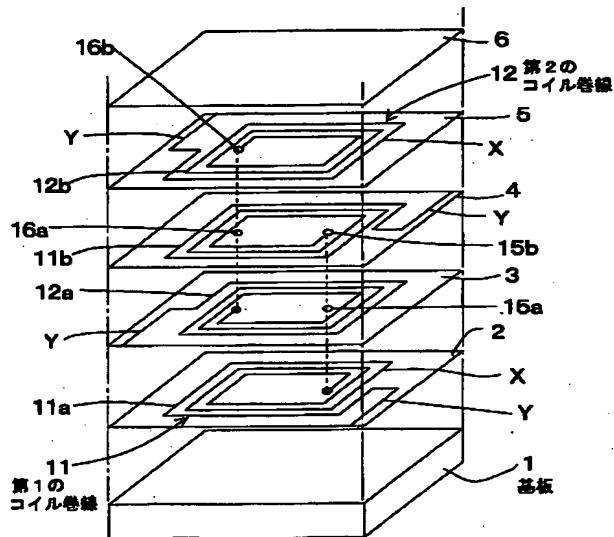
20 外部電極

21 磁性基板

22, 23 磁性材

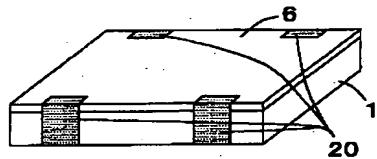
15a, 15b, 16a, 16b スルーホール

【図1】

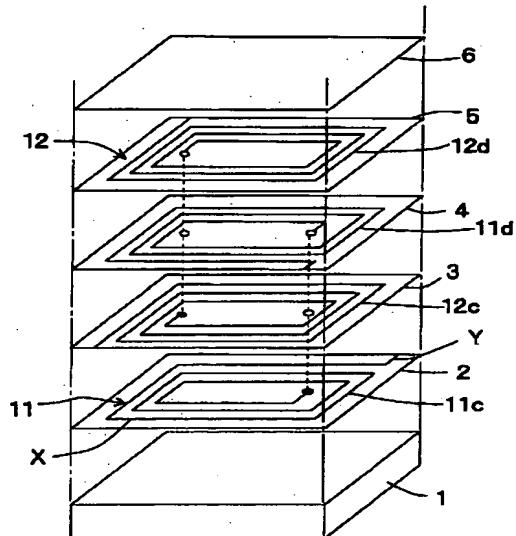


11a, 11b, 12a, 12b: 导体薄膜

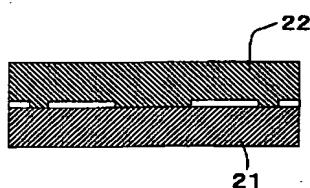
【図2】



【図3】

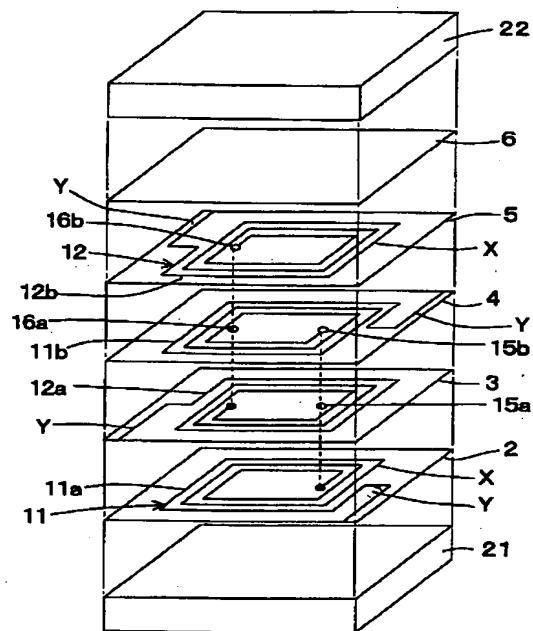


【図6】

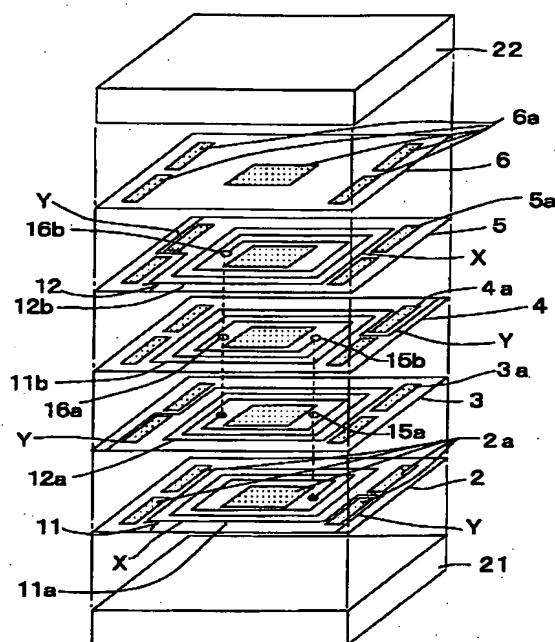


(6)

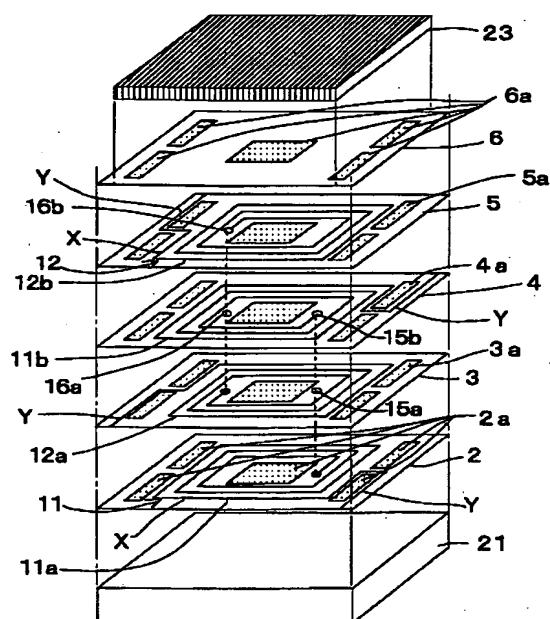
【図4】



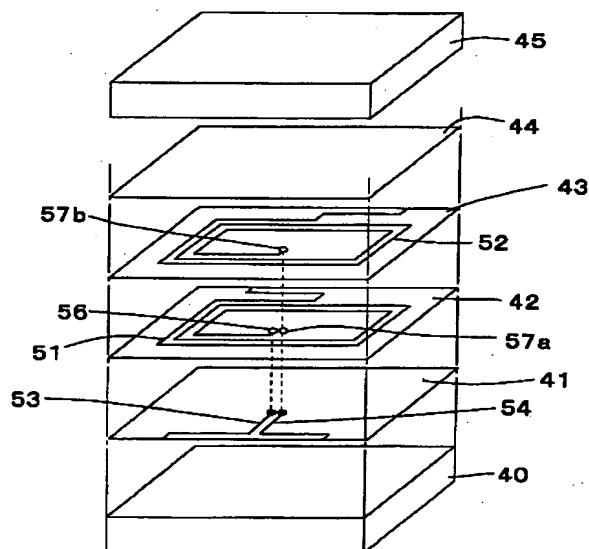
【図5】



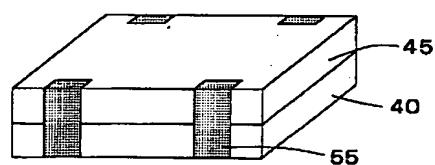
【図7】



【図8】



【図9】



BEST AVAILABLE COPY